

Bericht über die freie Industriepraxis der ETH-Abteilung IIIB

von Matthias Grob
Röschibachstr. 72
8037 Zürich

bei Firma H.P. Hogg
Labor für Informatik
Rotbuchstr. 17
8006 Zürich

ENTWICKLUNG DES TTL = PROZESSORS ALPHA C 32

1. Aufgabestellung

Der Prozessor Alpha C32 (Funktion siehe Beilage) sollte innert Jahresfrist betriebsbereit gemacht werden. Dazu gehört die Entwicklung der Schemen und Zeitdiagramme und des mechanischen Aufbaus, Entwurf und Kleben der Printvorlagen, sowie Zusammenbau und grundsätzliche Tests. Voraussetzung war das Blockschema, Entwürfe des Mikrowortes und des Zeitdiagrammes, sowie Richtlinien für die Entwicklung der Schemen. Die Zykluszeit sollte 140ns nicht überschreiten. Die Technologie: Schottky-TTL

2. Arbeitseinteilung

Da ich das Studienjahr 80/81 Urlaub genommen hatte und im Sommer in den USA weilte, stand mir die Zeit von Februar bis Juni 81, unterbrochen durch 3 Wochen WK, sowie die Semesterferien Frühling 82 voll zur Verfügung. Dazwischen habe ich mich gelegentlich vor allem gedanklich mit Problemen befasst.

Da ich der alleinige Bearbeiter dieses Projektes war, und zum vornherein mit Schwierigkeiten und Verzögerungen gerechnet werden musste, wurde folgender terminloser Ablauf der Arbeit festgelegt:

- Einarbeitung und Gewinnung der Uebersicht über die Maschine anhand des Mikrowortes und des Clockgenerators.
- Kontrolle und Korrektur des Konzepts und des Mikrowortes durch Versuchsmikroprogramme. (auch in späteren Entwicklungsphasen bilden solche Musterprogramme Entscheidungsgrundlage und Kontrollmöglichkeit)
- Konzept über die mechanische Konstruktion, den Busprint und die sinnvolle Aufteilung der Schemenblöcke auf verschiedene Printkarten.

- Detailzeichnungen der zur eigentlichen CPU gehörigen Schemen.
- Kleben dieser Prints.
- Bestückung, Einzelkontrolle.
- Berechnung des Stromverbrauchs, Netzteil
- Zusammenbau der CPU, elementare Funktionskontrolle.

Sobald die Richtigkeit der Prinzipien, des Aufbaus und der Busorganisation bestätigt:

- Bau der Speicher, I/O-Karten und Operatoren (ausser ALU)
- Inbetriebnahme mit Testprogrammen
- Reinzeichnungen der Schemen und Dokumentation

3. Hauptschwierigkeiten

Es würde zu weit führen, einen Tagebuchhaften der Arbeit zu geben. Darum zähle ich die Probleme auf, deren Bewältigung am meisten Zeit kosteten:

- Der Clockgenerator: Die Länge eines Zyklus kann vom Mikrowort aus programmiert werden. Der Instruktionfetch erfolgt gleichzeitig mit der Ausführung der vorangehenden Instruktion, ausser diese beinhalte einen Controlstorezugriff. Das bedeutet dass es einen Register- und einen Instructionclock braucht, die, vom Mikrowort gesteuert, gleichzeitig oder nacheinander erfolgen können. Im Falle eines Jumps muss der Programmcounter noch im selben Zyklus, vor dem Instruktionfetch, geladen werden. alles sehr Zeitkritische Probleme, deren Bewältigung das durchrechnen verschiedenster logischer Möglichkeiten erforderte.
- Aufbauplanung: Da wir aus wirtschaftlichen, elektrischen und Uebersichtlichkeitsgründen alles auf einseitige Prints aufbauen (Vorderseite Erdplane), galt es auch, die Zahl der Drahtbrücken möglichst klein zu halten. So fand sich meistens auch die kompakteste und damit auch elektrisch schnellste Lösung.
- sorgfältiges und dichtes entwerfen und kleben der Prints. Nach dem Kleben überprüfte ich jeweils das Layout und gleichzeitig nochmals das Schema. So sind bisher kaum Fehler aufgetreten.
- Netzteil: Da wir wegen der Betriebssicherheit und den Störpulsen keinem der käuflichen getakteten Netzteilen vertrauen konnten, haben wir auch noch ein billigeres, konventionelles 5V/30A Netzteil entwickelt. Der hohe Strom brachte für mich völlig neue Probleme mit sich: Dicke Drähte, schwere Bauteile, überall einzurechnende Spannungsabfälle und Kühlprobleme.
- Die längste und stärkste Wandlung hat die Kommunikationsart des Alpha C32 mit dem Alpha 280 und die damit verbundene Verkabelung der Systemteile durchgemacht. In immer wieder neuen Anfängen, Diskussionen und Beschlüssen hat sich allmählich ein gerissenes, universelles und einfaches Hard- und Softwarekonzept herausgeschält.

4. Stand der Arbeit

Anfangs März 82 waren CPU und Netzteil zusammengebaut und mit einem speziell angefertigten Hardware-Testprint logisch getestet. Messungen lassen erhoffen, dass die Maschine die errechnete Zykluszeit von 100ns auch einhalten wird. Dies vor allem dank dem Umstieg von Schottky auf FAST (Fairchild Advanced Schottky TTL) Technologie im Juni 81, welcher aber auch grosse Verzögerungen mit sich brachte, da die Lieferbarkeit der noch neuen IC's noch sehr unzuverlässig ist, und zudem die Schemen zum Teil abgeändert werden mussten.

Da der Prototyp des zugehörigen Alpha Z80 dauernd für Softwarearbeit besetzt ist und die erste Serie davon noch nicht fertiggestellt ist, konnte ich den C32 bisher noch nicht programmieren. So habe ich, um trotzdem gelegentlich weiterarbeiten zu können, das Massenspeicher (512k x 16 Karte) gebaut und die I/O-Karten gezeichnet. Entwürfe für Operatoren habe ich laufend in Totzeiten gemacht, oder wenn ich dazu eine gute Idee hatte.

5. Zusammenfassung und Ausblick

Das Praktikum scheint mir in verschiedensten Beziehungen ideal zu sein:

- Ich habe verschiedenste Arten von Arbeit geleistet: Planen; zeichnen und rechnen von Schemen; Printlayouts; Printbetücken; Mechanische Arbeiten (Netzteil); Verkehr mit Lieferanten; Software.
- Die ganze Arbeit bezog sich auf eine von mir durchschaute Einheit. Ich konnte die ganze Entwicklung mitverfolgen und mitbestimmen und für vieles die Verantwortung übernehmen.
- Trotz meiner relativ grossen Selbständigkeit war die Zusammenarbeit mit meinem Vorgesetzten vor allem in den Kommunikationsfragen zwischen den Computern sehr eng. Ich konnte jederzeit mit Fragen an ihn gelangen, aber auch eigene Ideen durchsetzen. Viele Probleme wurden in der Diskussion gelöst.
- Ich lernte die TTL-Bausteine gründlich kennen und anwenden. Was mir für spätere Arbeiten mit verschiedensten Computern und Mikroprozessoren sehr wichtig scheint: Ich bin mit deren grundsätzlichem inneren Aufbau vertraut.

Im Sinne der Zielsetzungen für die freie Praxis sehe ich folgende Schwächen:

- Der Einblick in die Arbeitsweise in grossen Betrieben fehlte. Da ich aber den Grundkurs bei der Firma Sulzer absolvierte, fand ich den Einblick in die nicht so durchorganisierte, aber dafür flexiblere, persönlichere und daher sicher teilweise auch fruchtbarere Arbeitsweise einer Kleinfirma mindestens so interessant.

- Was ich als einziges wirklich vermisste, war das Rentabilitäts- und Kostendenken. Da Alpha C32 nie in grösseren Stückzahlen gebaut werden wird wären genauere Kostenrechnungen teurer als die Einsparungen die dadurch allenfalls gemacht werden könnten.
- Die Festlegung eines einzigen Termins von einem Jahr half sicher nicht zur Förderung der Termindenken, wie es in grösseren Betrieben gebraucht wird. Allerdings musste ich erkennen, dass das Fehlen von Detailterminen die Arbeitsmotivation eher förderte und verhinderte, dass ich unsorgfältige Arbeiten abgab oder spätere Ideen nicht mehr verwerten konnte. Dass ich den Termin nicht ganz eingehalten habe lag vorallem am Umstieg auf FAST und den einiges grösseren Verzögerungen bei den anderen Systemteilen, auf die ich seit März 82 angewiesen wäre.

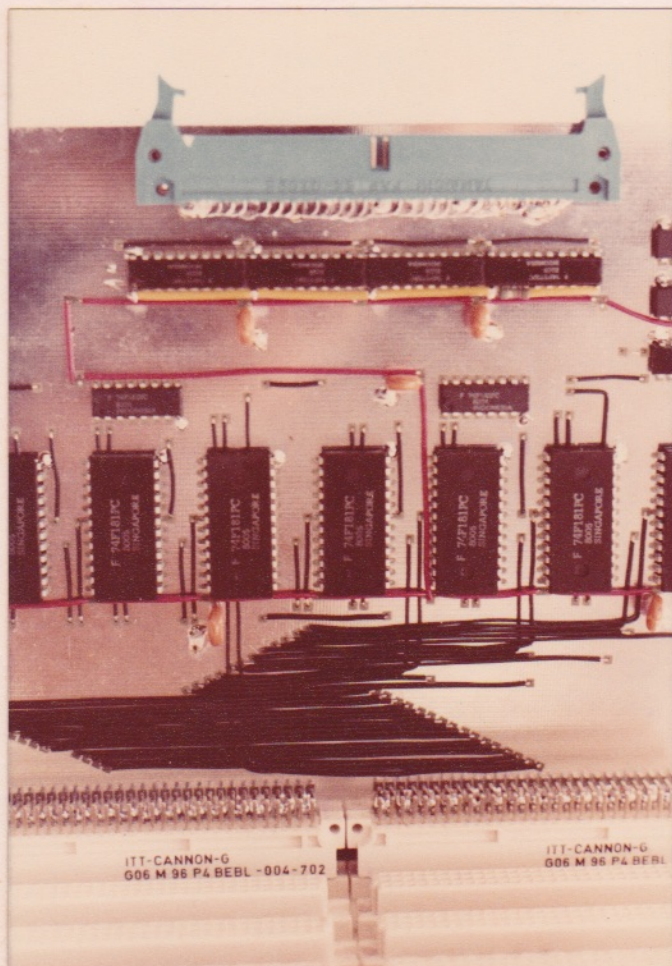
Ich werde auf jeden Fall das Projekt neben dem Studium zu Ende führen und wahrscheinlich auch noch die ganze Programmierarbeit für den Alpha C32 auf längere Zeit hinaus leisten um so auch die Fehler in unserer Entwicklung noch voll mitzerleben.

Anhang: -Beispiel eines Print-Layouts
-Fotos von Alpha C32

Beilage: "Beschreibung eines hybriden Computersystems für Signalanalyse und Messdatenerfassung in Neurologie, Bewegungsmechanik und Narkose" Die erste Anwendung des Alpha C32.

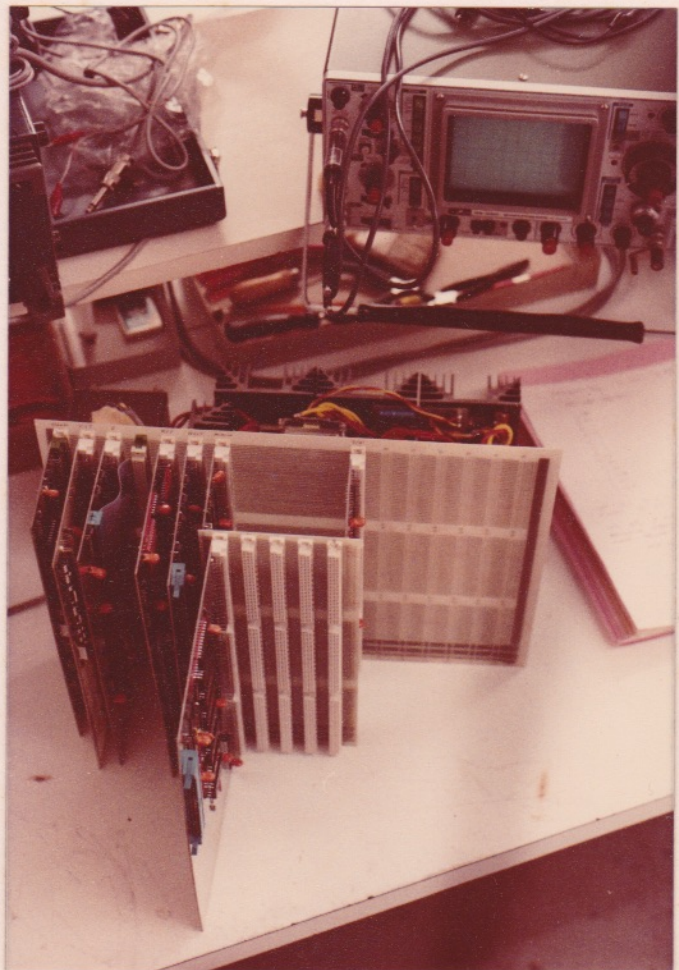
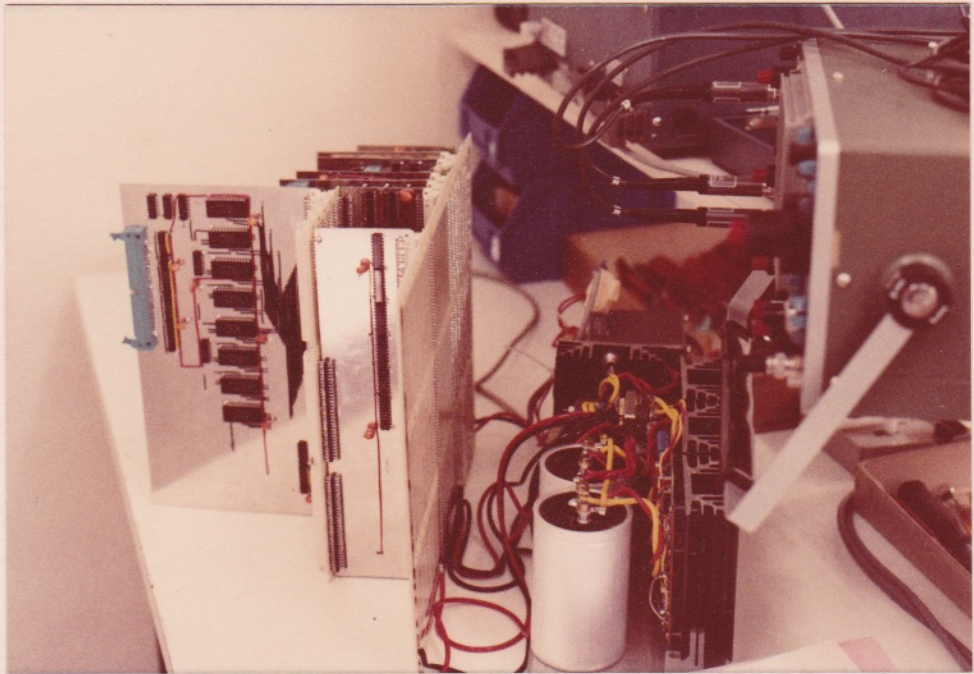


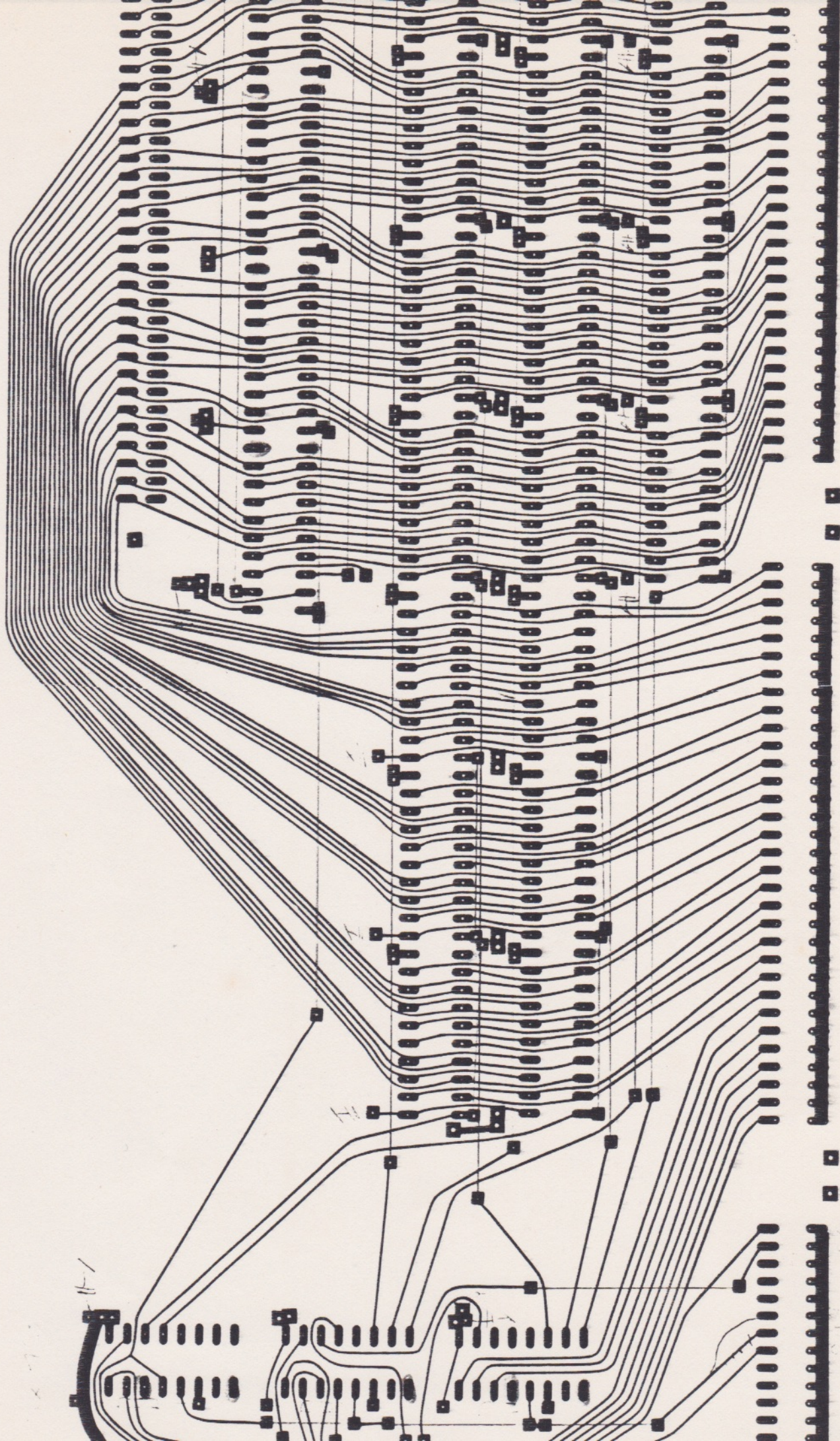
v.l.n.r.: Clock, Hardwaretestprint, i-Print (Verbindung zwischen Hauptbus und Controlstorebus), Registerstore/Controlstore, Rslt-Print (Register, Verbindung Rslt-Bus - Hauptbus), Operatorenbus mit Verbindungskarten, ALU eingesteckt.



Ausschnitt aus ALU-Print

Gesamtansichten "Alpha C32" mit Netzteil, März 1982





Exp. Abt. der Vet.med. Chirurgie der Universität Zürich

Beschreibung eines hybriden Computersystems für Signalanalyse
und Messdatenerfassung in Neurologie, Bewegungsmechanik
und Narkose

1. Zweck

Das für alle Aufgaben programmierbare System wird in Zukunft als Kern aller Messplätze, also dezentral pro Messplatz eingesetzt werden. Es besorgt den Betrieb der Datensammler und die Darstellung der Ergebnisse mittels Messverstärker, Linienschreibern, Magnetbandkassetten, Streifendruckern, Punktmatrix-Bildschirmen oder graphischen Druckern.

Es wird erlauben, die Dokumentation der Resultate auf einem unvergleichlich höherem Niveau als heute vorzunehmen, gewisse, für den Ablauf des Experimentes entscheidende Auswertungen sofort durchzuführen und die Darstellung und Auswertung durch "einfache" Umprogrammierung laufend zu verbessern.

2. Kurzbeschreibung des Systems

2.1. Alpha Z80

Für die meisten Anwendungen genügt die Leistung eines Mikroprozessors als Kernstück des Systems. Es wurde ein 8 bit Prozessor gewählt, Z80, welcher von drei verschiedenen Herstellern geliefert wird und heute bereits in einer 6 MHz Version erhältlich ist. Einen Begriff von der Leistungsfähigkeit dieses Prozessors gibt ein Beispiel:

Auf dem Video-Bildschirm sei ein Signal als Amplitude/Zeitdiagramm darzustellen, halbe Bildschirmhöhe (ca. 220 Punkte), fast ganze Bildschirmlänge (ca. 500 Punkte von 608). Das Signal ist im Memory des Systems gespeichert als 500 8 bit Worte. Für die Uebertragung (Darstellung) braucht der 6 MHz Z 80 ca. 1,5 Hundertstelsekunden.

Da meist lange und schnelle Signalzüge gespeichert und nachher verarbeitet werden sollen, ist der von diesem Mikroprozessor überstrichene Speicherbereich von 64 kbyte viel zu klein.

Durch einen einfachen Trick, schaltungstechnisch, lässt sich der Adressbereich jedoch drastisch erhöhen, ohne dass eine Reduktion der Verarbeitungsgeschwindigkeit in Kauf genommen werden muss. Dieser Trick nennt sich Dynamische Speicherabschnittsteuerung:

In unserem System liefern acht 8 bit Zusatzregister die Zusatzadressen damit der Mikroprozessor jeweils sofort Zugriff hat zu einer Auswahl von acht Bereichen von 8 kbyte aus dem maximalen Speicherbereich von 2 Miobyte.

2.2. Alpha C 32

Für manche Anwendung wird die Wortlänge von 8 bit die notwendige Verarbeitungsgeschwindigkeit nicht erlauben, sei es die Eingabe von schnellen Signalzügen oder Real-Time Berechnungen an relativ schnellen Signalzügen (z.B. Fast Fourier Analyse). Als wirtschaftliche und leicht beherrschbare Lösung (Programmierung und Schaltungstechnik) dürfte sich ein in TTL gebauter mikroprogrammgesteuerter datendurchsatzorientierter 32 bit Prozessor erweisen, im folgenden Alpha C 32 genannt, integriert ins Z 80 System.

Alpha C 32 verfügt über einen Speicherbereich von 16 Mio 32 bitworte, Ein/Ausgabeleitungen für 256 bis 4096 16 oder 32 bitworte, drei interne Datenleitungen, an die verschiedenste Operatoren angeschlossen und durch das Mikroprogrammwort ausgewählt werden können. Alpha C 32 berücksichtigt beim Programmablauf die verschiedenen Verarbeitungszeiten der verschiedenen Operatoren. Die Addition von zwei 32 bit Worten beispielsweise braucht ca. 0,1 Mikrosekunden, die Multiplikation von zwei 16 bit Worten (32 bit Resultat) braucht mit einer Wallace-Tree-Schaltung ca. 0,2 Mikrosekunden, mit einer sequentiellen TTL Schaltung ca. 2 Mikrosekunden.

Die Zusammenarbeit zwischen dem C 32 und dem Z 80 erfolgt über den Alpha Z 80 I/O Bus, der über Adapter auf den Alpha C 32 I/O Bus arbeitet, unter Verwendung des Interruptsystems von Alpha C 32.

Zusammenfassung der Daten des Alpha C 32:

- Datenorientierter Prozessor
- Mikroprogrammgesteuert, Mikroprogrammwort von 32 bit, das Mikroprogramm belegt einen Teil des Speicherbereiches (12 bit Adresse, entspr. 4k 32 bit Worte). Dieser Speicherteil ist ein schneller TTL Speicher mit 40 ns Zugriff.
- 32 bit Datenbus, 24 bit Adressbus
- Speicherzugriff-, Ein/Ausgabe- und Operatorenzeiten werden variabel und optimal gehalten.

2.3. Ein/Ausgabegeräte

2.3.1. Graphisches Bildschirmgerät

Ein Videospeicher von 32 kbyte wird vom Z 80 System (als Teil von dessen Adressbereich) beschrieben und von der Video-Bildabtastung angesteuert. Nutzbare Bildschirmfläche stellt ein Rechteck dar, mit einer Punktauflösung von 608 Punkte horizontal (76 byte), 431 Zeilen, 50 Hz Ganzbildtechnik (flimmerfrei).

Das Bildschirmgerät wird selbst gebaut, Gestehungskosten ca. 4'500 Fr.

2.3.2. Printer/Plotter V-80 der Firma Versatec

System Xerox Normalpapier
Auflösung 0,127 mm horizontal und vertikal
Format 210 mm, endlos
ca. 18'000 Fr.

2.3.3. Digital-Philipskassettengeräte der Firma TEAC

ca. 600 kbyte Speichervermögen pro Kassette
Zur Programmierung des Systems und zur Abspeicherung und
Archivierung von Messdaten und Ergebnissen.

Diese Geräte liegen über sogenannte PIO's am Alpha Z 80 System

2.3.4. Signalerfassung

Die Signale gelangen von ihren Sensoren auf Messverstärker,
über Analog-Digital-Wandler auf Verzögerungsleitungen, um Vor-
Triggerabläufen erfassbar zu machen, und schliesslich über ein
Kabel gemäss RS 422 Norm (symmetrisch, 100 Ohm) auf den I/O-
Bus des Alpha C 32. Taktgeneratoren, Interwallmessgeräte,
Triggereinrichtungen bewältigen zeitkritische und/oder genauig-
keitskritische Aufgaben. Ihre Parameter, wie auch jene der erstge-
nannten Geräte, werden über das selbe Kabel vom Alpha C 32 ein-
gestellt.